

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-13465

(43) 公開日 平成6年(1994)1月21日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/82				
H 0 1 H 85/04		7250-5G		
H 0 1 L 21/90	Z	7514-4M		
27/04	M	8427-4M		
		8225-4M		
			H 0 1 L 21/82	F
			審査請求 未請求 請求項の数5 (全 5 頁)	

(21) 出願番号 特願平4-167862

(22) 出願日 平成4年(1992)6月25日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 小林 正典

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

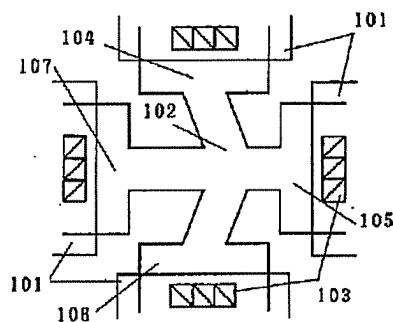
(54) 【発明の名称】 半導体装置

(57) 【要約】 (修正有)

【目的】 半導体集積回路内において安定して確実に切断でき、かつ高い信頼性を有するヒューズを提供する。

【構成】 ヒューズ102の構造はヒューズ材を交差させ4つの端子104~106を有し、対面する一対の端子に高電圧を印加し別のもう一方の端子を電氣的に切断するものである。高電圧により流れる電流経路にそってその経路の両側にできる絶縁層で電流経路に交差するヒューズ材を電氣的に切断する。

【効果】 絶縁層の厚さは0.2  $\mu$ mほどあるので絶縁耐圧も充分で高い長期信頼性を有しかつプロセス的にも特殊工程を必要としない安価なヒューズである。



1

## 【特許請求の範囲】

【請求項1】 ヒューズにおいて3つ以上の端子を具備することを特徴とする半導体装置。

【請求項2】 ヒューズにおいてヒューズ材を交差させ4端子をもつヒューズ形状をなし、一対の端子間に切断電圧を加えロジック的な切断、非切断の判定をもう一対の端子間で行うことを特徴とする半導体装置。

【請求項3】 ヒューズにおいてヒューズ材を交差させ4端子をもつヒューズ形状をなし、交点を前記4端子のいずれか1つの端子側に片寄せさせることを特徴とする半導体装置。

【請求項4】 ヒューズにおいてヒューズ材と接続する配線用金属を有し、前記ヒューズ材はヒューズ切断時に正の電圧を印加する配線用金属と接続する部分と負の電圧を印加する配線用金属と接続する部分と切断するヒューズの部分を有し、前記負の電圧を印加する配線用金属と接続する部分を前記正の電圧を印加する配線用金属と接続する部分より面積的に大きくすることを特徴とする半導体装置。

【請求項5】 請求項4記載のヒューズにおいて負の電圧を印加する配線用金属とヒューズの接続部分を接続するコンタクトの大きさを $6\mu\text{m} \times 4\mu\text{m}$ 以上とし、ヒューズ部分に対し垂直方向に横ながの形状とすることを特徴とする半導体装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体集積回路のヒューズ回路に関する。

【0002】

【従来の技術】 半導体集積回路（以下ICと称す。）においてICの外部より何らかの操作を行なうことによってICの特性や機能を変更することがある。たとえばプログラマブル・ロジック・デバイスやPROMは書き込み操作によりユーザー自身の思いのままの機能を達成することができる。また、アナログICの特性を合わせ込む場合にもそのIC特有の操作により個々に特性を合わせ込むことができるものがある。この様にICができあがった後に調整、あるいは機能の変更を行なう場合、従来の主な技術としてはFAMOSやヒューズがあった。ヒューズとしては従来昇華のしやすい金属NiCr、TiW、PtSi等を用いている。図6に代表的なヒューズ回路を示す。ここで600はAL配線、601はPOLY Siヒューズで602はコンタクトである。AL配線600の両端に高電圧を印加するとPOLY Siヒューズ601に大電流が流れヒューズは溶断する。

【0003】

【発明が解決しようとする課題】 この従来のヒューズは最も一般的なものであるがヒューズの材質としては前述した様に昇華しやすい金属としてICの標準プロセスには無い工程が必要となる場合、または標準プロセス工程

2

内での導電物質（たとえばPOLY Si）を使う場合の二通りの手段がある。しかし、ここで特殊な金属を用いる場合はプロセスの工程が増加しウェファコストのアップにつながる。さらに特殊金属工程の為に新たな設備投資が必要となりほんの数ビットのヒューズについては非常に不向きである。またCMOSのIC等におけるヒューズでPOLY Siを用いる場合ヒューズがCVD等の保護膜で覆われている時には、POLY Siは非常に溶断しにくくなる。したがってヒューズ部分のPOLY Siの上はCVDをオープンとしておく。この場合信頼性上の問題からCVDオープン部分の周囲は充分広くスペースをとる必要があるのでヒューズ回路が非常に大きくなってしまう。またウェファ検査でヒューズを切る場合には問題ないがモールド実装後はモールド材がヒューズ部のCVDオープンをふさいでしまいPOLY Siが溶断しなくなってしまう。この様に従来の技術は少数ビットでかつモールド実装後プログラムする製品に対しては最適ではなかった。また従来のPOLY Siヒューズでは大電流で切断しようとする電子の流れに押されてヒューズ内の電流経路にそってAL原子が走り切断するどころかショートすることがあった。本発明はかかる問題点を解決するためのもので標準プロセスの工程内で特殊な工程を設ける必要がなく、確実に電氣的に切断でき信頼性のある安価なヒューズを提供するものである。

【0004】

【課題を解決するための手段】 ヒューズにおいてヒューズ材を交差させ4端子をもつヒューズ形状をなし、一対の端子間に切断電圧を加えロジック的な切断、非切断の判定をもう一対の端子間で行うことを特徴とする。

【0005】 ヒューズにおいてヒューズ材を交差させ4端子をもつヒューズ形状をなし、交点を前記4端子のいずれか1つの端子側に片寄せさせることを特徴とする。

【0006】 ヒューズにおいてヒューズ材と接続する配線用金属を有し、前記ヒューズ材はヒューズ切断時に正の電圧を印加する配線用金属と接続する部分と負の電圧を印加する配線用金属と接続する部分と切断するヒューズの部分を有し、前記負の電圧を印加する配線用金属と接続する部分を前記正の電圧を印加する配線用金属と接続する部分を面積的に大きくすることを特徴とする。

【0007】 ヒューズにおいて負の電圧を印加する配線用金属とヒューズの接続部分を接続するコンタクトの大きさを $6\mu\text{m} \times 4\mu\text{m}$ 以上とし、ヒューズ部分に対し垂直方向に横ながの形状とすることを特徴とする。

【0008】

【実施例】 本発明を実施例を用いて具体的に説明する。本発明の一実施例を図1に示す。図1において101は配線用AL、102はヒューズでここではPOLY Siを用いている。103はAL101とPOLY Si102を接続するコンタクトを示している。ここで10

3

4、105、106、107は各信号との接続端子でありPOLY Si102の低抵抗を介して各々接続される。本発明のヒューズは端子104と106の間に高電圧を印加し電流を流すことにより端子105と107の間を電氣的に切断することができる。図2に本発明を用いたヒューズに電流を流した後の上面からみた状態を示す。104から107は図1の同番号の各端子に対応する。ここで201は電流の走った跡で202は電流経路の側面の絶縁層である。また203の一点鎖線の部分の断面構造を図3に示す。図3(a)はヒューズ切断前の断面図で、図3(b)は切断後の断面図を示す。本発明のヒューズを切断した後を観察すると図2の201の様な跡を明確にみとめることができる。またこの電流経路の両側面に溝の様なラインが走っているのが分かる。この電流経路と溝がどのようになっているかを断面を拡大観察する。図3において301はLOCOSで302はPOLY Si、303はPOLY SiLIGHT OXIDE、304はCVD保護膜である。305・307は電流の通らないPOLY Si部分、306は電流の通った後のPOLY Si部分である。POLY Siに大電流を流すと部分的に1000度以上の高温になり不純物濃度の高いPOLY Siは熔融温度が1000度近くに低下しているため熔融する。熔融することによって膨張し、この膨張する力により電流の流れている部分は丸くなり周囲の酸化膜に均等に圧力をかける。電流を切ると膨張していた部分は冷却し収縮する。膨張により圧力を受けていた周囲の酸化膜はPOLY Siを押し込み電流の流れなかったPOLY Si305・307と電流の流れたPOLY Si306との間に入り込み両者を完全に分離し電氣的に切断する。この様な現象により大電流の流れたあとはその電流経路が他のPOLY Si部分より盛り上がりその側面に絶縁層を成す。この絶縁層が上面からみると電流経路の側面の溝にみえたわけである。この絶縁層の厚さはほぼ0.2から0.3umほどであり通常使用電圧に対する絶縁耐圧は充分といえる。図2で端子107は絶縁層202によって他の端子104、105、106から完全に分離され電氣的に切断される。図4に本発明のヒューズを利用した回路例を示す。この回路は外部端子に高電圧を印加し内部の選択スイッチによりヒューズをセレクトして切断する。切断後そのヒューズの前後のpull up Pch MOSトランジスタとpull down Pch MOSトランジスタによりHIGHもしくはLOWの信号を判定する。具体的に説明すると401は本発明のヒューズであり、406で示す外部端子に高電圧を印加しヒューズのセレクト用のスイッチ402（ここではNPNバイポーラトランジスタを用いている）をONさせる。VDDから選択スイッチ402、ヒューズ401を経て外部端子406に至る経路で大電流が流れる。またpull up Pch MOSトランジスタ404と

4

ヒューズ401が接続されさらにヒューズ401にpull down Pch MOSトランジスタを介してVSSにつながる。ここでヒューズ401の端子104が選択スイッチ402のエミッタに、端子106が外部端子406に接続される。また端子107はpull up Pch MOSトランジスタ404に接続され、端子105はpull down Pch MOSトランジスタ403に接続される。プログラム時選択スイッチ402をONさせVDD-選択トランジスタ402-ヒューズ401-外部端子406に大電流が流れ前述した現象によりヒューズ401の端子107と他端子104・105・106が電氣的に切断される。ここでpull up Pch MOSトランジスタ404とヒューズ401の端子107との接続点を407で示す。接続点407の電位はpull up Pch MOSトランジスタ404とヒューズ401とpull down Pch MOSトランジスタ403の各抵抗の比で決まる。pull up Pch MOSトランジスタ404のON抵抗をpull down Pch MOSトランジスタ403のON抵抗に比べて大きくしておくことによりヒューズ切断前は接続点407の電位はLOWとなり、ヒューズ切断後はヒューズのインピーダンスが無限大となるためHIGHとなる。このように本発明を用いたヒューズは従来の蒸発してPOLY Siに亀裂をいれて電氣的に切断するタイプに比べ切断部分に厚い絶縁層が入り込むことにより絶縁されるので確実に絶縁されかつ非常に高い信頼性を得る事ができる。

【0009】図1において端子104・105・106・107をつなぐPOLY Siが直交する様な場合、電流の走り具合によっては完全に切断されないことがまれに有り得る。すなわち図1の端子104から端子106に接続するPOLY Siのほぼ中央部を電流が走った場合、端子近傍で絶縁されず低インピーダンスの領域ができてしまう。

【0010】ここで本発明のヒューズの切断状態について図2を用いて説明する。電流はインピーダンスの最も低い経路を走るので形状的に工夫することにより電流を走らせる場所をある程度コントロールすることができる。図2に示す様に端子104と端子106をつなぐPOLY Siと端子105と端子107をつなぐPOLY Siの交点を端子104・106に対し切断したい端子107の反対側に片寄せると端子104から端子106に至る最もインピーダンスの低い経路は201のような経路となり切断したい端子は確実に切断される。また従来のヒューズの切断形状は場合によってさまざまに変化し時には切断しないようなこともあったがこの様にヒューズの形状を工夫して電流経路をコントロールすることにより確実にかつほぼ同様な切断形状を得ることができる。

5

【0011】ところでヒューズ切断において、より高電圧・高電流を印加するほど確実に切断できるわけである。しかし従来の様なヒューズ形状では前述した様にALのマイグレーション等によりヒューズPOLY Siの中を電流経路にそってALが走りショートする現象がしばしば起こる。この現象はヒューズの形状によってはかなり低電圧でも簡単に起こる。

【0012】この状況の改善を本発明の別の実施例として図5に示す。ここで501はAL配線、502はALとPOLY Siを接続するコンタクトで503、505、506は同一のPOLY Siであるが説明の便宜上部分によって番号をふりわけた。503はヒューズ部分を示し505は高電圧の負側の電圧、506は高電圧の正側の電圧がかかるPOLY Si部分を示す。504はPOLY Si部505とAL配線を接続するコンタクトで502で示すコンタクトに比べ電界が集中しない様に電流経路に対し直交方向にフラットで横長の広い形状のコンタクトオープンとしてある。マイグレーションは高い電流密度によって起こるのでALとの接続部分での電流密度を下げればマイグレーションは非常に起こりにくくなる。ここで電流はPOLY Si部分506側からPOLY Si部分505側へ流れるが電子はこの逆方向に移動するのでPOLY Si部分505側での電流密度を下げるためにPOLY Siの部分505の抵抗を下げる。またALとのコンタクトまでの距離を離しさらにコンタクトオープンは前述したように横ながで広くする。これによってコンタクト504を介してPOLY Siと接触するALに流れる電流の電流密度は低くなり従来のヒューズ構造に比べ非常にマイグレーションが起こりにくくなる。尚筆者の実験によるとコンタクトの大きさを $6\mu\text{m} \times 4\mu\text{m}$ 以上になると非常に効果があることがわかった。その結果として本来切断したいヒューズ部分503にかなり高い高電圧を印加することが可能になりより確実に切断することができる。

【0013】

【発明の効果】この様に本発明のヒューズを用いれば新

6

たに特殊なプロセス工程を付け加える必要がないので、ほんの少数bitのヒューズでも充分にコストパフォーマンスが良く非常に安価にできる。また、これは特殊なヒューズ用金属を用いた場合比べ面積的にもその小ささは遜色のないもので大容量のヒューズアレイにも容易に適用できる。またプログラム特性としても通常のPOLY Siヒューズに比べ確実な書き込み特性が実現できる。さらに従来のほとんどコントロールのできない破壊的切断をするヒューズに比べ電流経路のコントロールによって切断を常に同じ切断形状にできるため安定した特性を得ることができる。切断が厚い絶縁層がヒューズ内に入り込むことによって成されるため長期にわたり非常に高い信頼性が得られる。またヒューズの切断条件も比較的低電圧から高電圧まで広範囲に設定できる。さらに切断が比較的低いエネルギーのために保護膜(CVD)への破壊的影響を与えないのでICの信頼性にとっても非常に有益である。

【0014】以上の様に本発明を用いれば簡単にできるヒューズとして価格的にも、特性的、品質的にも非常によいものを提供できる。

【図面の簡単な説明】

【図1】本発明の実施例のヒューズの構成図。

【図2】本発明のヒューズの切断状態図。

【図3】ヒューズの切断状態の断面図。

【図4】本発明を用いたヒューズ回路図。

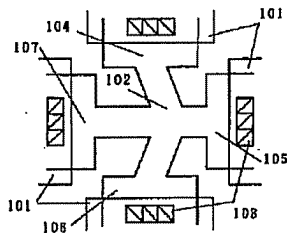
【図5】本発明の別の実施例のヒューズの構成図。

【図6】従来のヒューズの構成図。

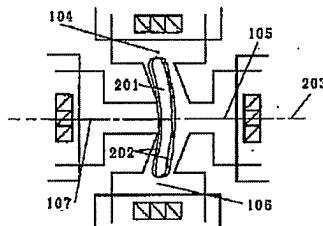
【符号の説明】

- 101 AL配線
- 102 ヒューズ
- 103 コンタクト
- 104 ヒューズの一端子
- 105 ヒューズの一端子
- 106 ヒューズの一端子
- 107 ヒューズの一端子

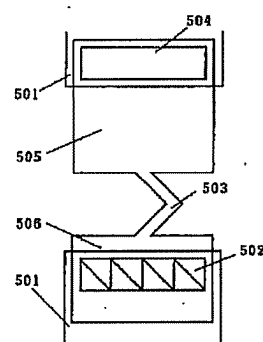
【図1】



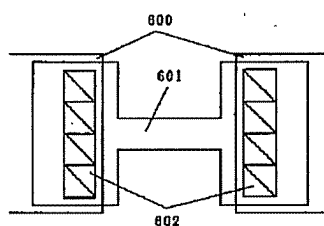
【図2】



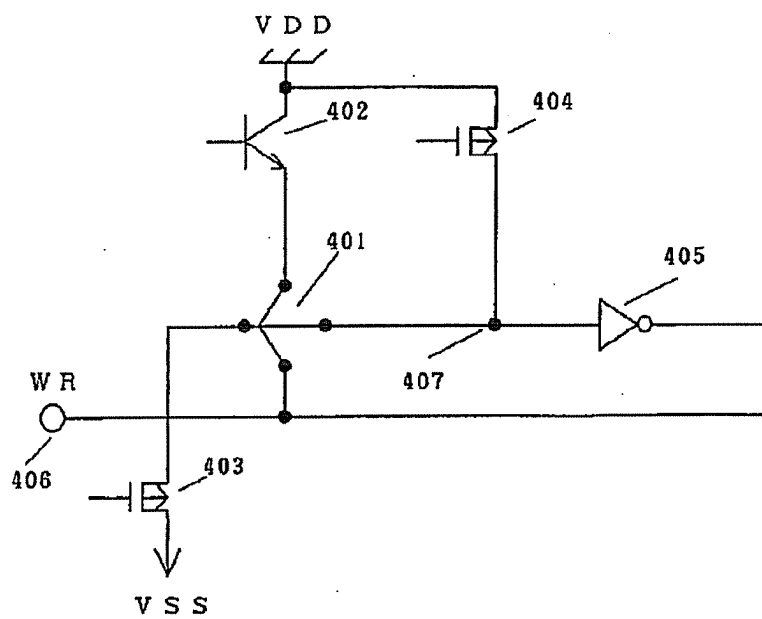
【図5】



【図6】



【図4】



## SEMICONDUCTOR DEVICE

Patent number: JP6013465 (A)

Publication date: 1994-01-21

Inventor(s): KOBAYASHI MASANORI + (KOBAYASHI MASANORI)

Applicant(s): SEIKO EPSON CORP + (SEIKO EPSON CORP , ; SEIKOO EPUSON KK)

Classification:

- international: H01H85/04; H01L21/768; H01L21/82; H01L21/822; H01L23/522; H01L27/04; H01H85/00; H01L21/70; H01L23/52; H01L27/04; (IPC1-7): H01H85/04; H01L21/82; H01L21/90; H01L27/04

- european:

Application number: JP19920167862 19920625

Priority number(s): JP19920167862 19920625

### Abstract of JP 6013465 (A)

**PURPOSE:**To provide a fuse which can be cut stably and accurately and has high reliability within a semiconductor integrated circuit. **CONSTITUTION:**In a structure of a fuse 102, fuse materials are crossed to provide four terminals 104 to 107 and a high voltage is applied to a couple of terminals provided opposed with each other to electrically cut the other terminals. The fuse materials crossing a current path is electrically cut with insulating layers formed in both sides of a path along the path of current due to high voltage. Thereby, since the insulating layer has the thickness of about 0.2μm, the fuse has sufficient dielectric strength and long term reliability and can be formed at a low cost without requiring special processes.